

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-221749

(43)Date of publication of application : 29.09.1987

(51)Int.Cl.

G06F 12/02

G06F 9/44

G06F 15/16

(21)Application number : 61-063598

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.03.1986

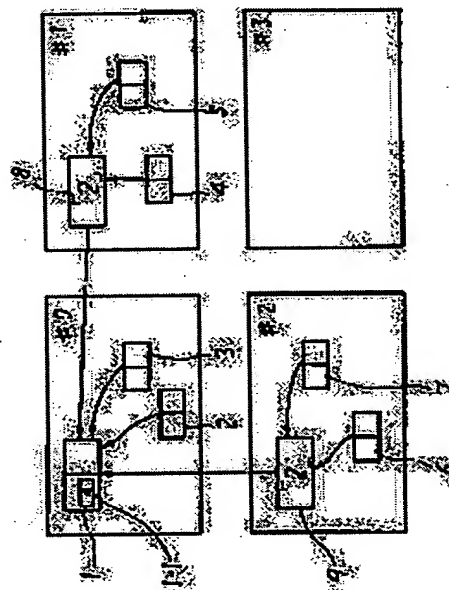
(72)Inventor : KISHIMOTO MITSUHIRO
SATO KIMINORI
OZAWA TOSHIHIRO

(54) UPDATING DEVICE FOR REFERENCE FREQUENCY

(57)Abstract:

PURPOSE: To greatly decrease the number of communication messages for updating reference frequency which are transferred between processors by providing a local reference frequency storing part for data held by other processors into its own processor.

CONSTITUTION: The reference frequency to a cell 1 in a processor unit #1 is registered to a local reference frequency accumulator 8. These registered frequencies are collected as a pointer to the cell #1. So is with the reference frequency of a processor #2. At the side of the cell 1 the reference frequencies received from other processor units are defined as the number of other processors under reference and registered to a reference frequency accumulator 1-1. The change of reference frequencies to other processors is limited to the change of the local accumulator only. Thus a request is given to the processor holding data for reduction of the reference frequency only when the local accumulator is set at '0'. Therefore no communication message is transferred between processors for updating of the reference frequency as long as the local accumulator is not equal to '0'. Thus the number of communication messages can be greatly reduced between processors.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

昭62-221749

⑬ Int. Cl.⁴G 06 F 12/02
9/44
15/16

識別記号

3 3 2

庁内整理番号

6711-5B
8120-5B
Z-2116-5B

⑭ 公開 昭和62年(1987)9月29日

審査請求 有 発明の数 1 (全6頁)

⑮ 発明の名称 参照回数更新装置

⑯ 特 願 昭61-63598

⑰ 出 願 昭61(1986)3月20日

⑱ 発 明 者	岸 本	光 弘	川崎市中原区上小田中1015番地	富士通株式会社内
⑲ 発 明 者	佐 藤	公 則	川崎市中原区上小田中1015番地	富士通株式会社内
⑳ 発 明 者	小 沢	年 弘	川崎市中原区上小田中1015番地	富士通株式会社内
㉑ 出 願 人	富士通株式会社		川崎市中原区上小田中1015番地	
㉒ 代 理 人	弁理士 山谷 皓榮			

明 細 書

1. 発明の名称

参照回数更新装置

2. 特許請求の範囲

不用データの回収を参照回数累積手段を用いて行なうマルチ・プロセッサ・システムであつて、他のプロセッサ中に存在するデータの参照回数の更新を、データを保持しているプロセッサに対し参照回数変更の通信文で依頼する参照回数更新装置において、

自プロセッサ内に他のプロセッサが保持するデータへの局所的な参照回数累積手段(8)、(9)……と、他プロセッサへの参照回数更新手段(22)を設け、

前記局所的な参照回数累積手段(8)、(9)……には自プロセッサ内からの参照回数を記入し、これが零になつたときに通信を行なうようにしたことを特徴とする参照回数更新装置。

3. 発明の詳細な説明

〔目次〕

概要

産業上の利用分野

従来の技術

発明が解決しようとする問題点

問題点を解決するための手段

作用

実施例

発明の効果

〔概要〕

不用データの回収を参照回数累積部を用いて行なうマルチ・プロセッサシステムであつて、他のプロセッサ中に存在するデータの参照回数の更新を、データを保持しているプロセッサに対し、参照回数変更の通信文で依頼する参照回数更新装置において、自プロセッサ内に他のプロセッサが保持するデータへの局所的な参照回数累積部を設けることにより、プロセッサ間でやり取りする参照

回数更新依頼通信文を大巾に減すことを可能とすること。

〔産業上の利用分野〕

この発明は、人工知能の分野、特に LISP、Prolog や Small talk といった人工知能向き言語、エキスパート・システム等に好適な高性能処理システムに係り、より詳細には、複数台のプロセッサを有するマルチ・プロセッサ・システムにおける不用データの回収（ガーベジ・コレクション）システムに関する。

〔従来の技術〕

現在のいわゆるノイマン型マシンと呼ばれるコンピュータは、数値計算や文字列処理などは高速に実行できるが、推論のような人間の知能にかかわる処理は苦手である。そのため人工知能向きのコンピュータとして例えばリスト処理指向のデータ・フロー型のマシンが提案されており、これらのマシンに適する言語として、LISP や Prolog

- 3 -

は 2 を示している。このメモリ・セルにデータが記憶されている。

このセルからのポインタは、CPU が並列に多数設けられたいわゆる並列処理の場合も同様で、他の処理要素中のメモリセルからのポインタの有無をもカウントする。例えば、第 4 図において、処理要素 #0 のメモリセル 41 に対し、破線 48 で示すように処理要素 #1 のセル 47 からの参照があれば、カウンタは「3」となる。

このようなマシンにおいては、先にのべたとおりメモリを実行時に割り当て、その都度解放していくため、予め 1 つの処理にどれだけのメモリが必要となるのかわからない。従つて、解放されたセルを即ち不要となつたデータを再度使用できるようにして行くことが不可欠である。このため、ガーベジ・コレクタと呼ばれる自動領域管理システムが備えられている。

ガーベジ・コレクタには、所定の処理を行なつた後、一括して不要になつたデータ、即ちセルの回収を行なうという一括型ガーベジ・コレクタの

といった言語が提案されている。

データ・フローマシンにおける実行は、データ駆動と呼ばれる実行原理に基づいて行なわれる。これは、通常のノイマン型コンピュータにはない特徴を持つている。例えば処理量が膨大で並列処理の可能性を含み、またデータ管理においてはメモリ・アドレスという考え方がなく、メモリを実行時に割当て、実行時に解放する。

第 4 図は、このときの様子を模式的に示したものである。

CPU およびメモリを含む処理要素 #0 のメモリ空間 40 には、多数のメモリセル 41, 42, 43 が割当てられており、各セルには、実行実行時にポインタ 44, 45 により割つけられた次セルが指示されている。各セル 41, 42, 43 には、ポインタの有無および数を示すためのリファレンスカウンタ 46 が設けられており、自セルの使用状態が表わされている。例えば、メモリ・セル 41 はメモリセル 42, 43 から参照されているので、メモリ・セル 41 のリファレンス・カウンタ 46

- 4 -

外、前述のように各セルにリファレンスカウンタ（参照回数累積部）を設け、参照回数がゼロとなつたことを検出して、データが不用になつた時点ですぐに回収を行なう参照回数（リファレンス・カウンタ）方式がある。一括型ガーベジ・コレクションは、その時に処理が中断してしまうという欠点を有するため、現在はこのような欠点のない、参照回数方式が注目されている。

ところが、複数個の処理要素を備えたマルチプロセッサ・システムにおいて、この参照回数方式のガーベジ・コレクションを行なうと、プロセッサ間の通信の大部分が参照回数更新の依頼通信文となつてしまうという問題点を有することになる。

マルチ・プロセッサ・システムにおける上述のような問題点を解決するため、

(1) 参照回数更新通信文専用のネットワークを設ける。

(2) 参照回数更新通信文のパツファリング（キャッシング）装置を設ける。即ち、更新要求があつた時、直に更新のための通信を行なうのではな

く、ある時間それをバッファリング装置に貯えておき、それを一括して通信する、

等の方式が提案されている。

〔発明が解決しようとする問題点〕

ところが、上述の方式のうち、(1)の専用ネットワークを設けるものでは、参照回数更新通信文以外の通信文は、ネットワークを設けたことにより比較的効率よく通信できるが、参照回数更新通信文に対しては何等本質的な変更を加えておらず、参照回数更新通信文専用のネットワークはやはりパンクしてしまうという問題点を有している。

また、(2)のバッファリング装置を設ける方法では、自プロセッサから発信する更新通信文を即座に送信せず、専用のバッファに格納しておくので、反対の通信文（増加依頼に対して減少依頼）がきたときには、2つの通信文を相殺して無くしてしまつたり、 n 個の増加依頼通信文を1つの n だけ増加させる通信文にしてしまうことができるので、かなりの通信文の削減が期待できるが、その反面、

- 7 -

れ図示していない実行ユニット（CPU）を含むプロセッサ・ユニットであり、特にそのメモリ空間が模式的に示されている。各プロセッサ・ユニットには、データを保持するメモリ・セル1, 2, 3, 4, 5, 6, 7が設けられており、各メモリ・セルには、従来どおりリフアレンスカウンタ（参照回数累積器）が設けられる。さらに各プロセッサ中に局所的な参照回数累積器が設けられている。第1図では、プロセッサ・ユニット#0のメモリセル1中に設けられた参照回数累積器1-1を示し、プロセッサ・ユニット#1、プロセッサ・ユニット#2中に局所的な参照回数累積器8, 9が設けられていることを示している。そして、プロセッサ・ユニット#1中でのセル1への参照回数をこの局所的参照回数累積器8に登録し、これをまとめた形で、セル1へのポインタとする。プロセッサ#2の参照回数も同様である。セル1側の方では、他プロセッサ・ユニットからの参照回数は、「参照を行なっている他のプロセッサ数」としてとらえ、参照回数累積器1-1に登録する。

- 9 -

参照回数方式の大きな特徴である即時回収という性質を損なってしまうという問題点を有することになる。

本発明は、上述のような問題点を解決するためになされたものであり、参照回数方式のガーベジ・コレクション・コレクタを用いるマルチ・プロセッサ・システムにおいて、参照回数方式の即時回収性を損わずプロセッサ間のネットワーク上を走る参照回数更新通信文の量を削減できる参照回数更新装置を提供することを目的とする。

〔問題点を解決するための手段〕

上述の問題点を解決するため、この発明においては、複数個のプロセッサから構成されるマルチ・プロセッサ・システムにおいて、各プロセッサ中に他のプロセッサが保持するデータへの局所的な参照回数累積器（自プロセッサ内からの参照回数のみを示す）を設ける。

第1図は、この発明の原理を示す図面である。図において、#0, #1, #2, #3は、それぞ

- 8 -

第1図の例では参照回数は自プロセッサ内の参照も含めて「4」となる。そして、他のプロセッサへの参照回数の変更は、局所的累積器のみの更新にとどめ、この局所的累積器が「0」になつたときにだけ、データを保持しているプロセッサに参照回数の減少を依頼する。

〔作用〕

以上のように、本発明では、他プロセッサ中のメモリ・セルに保持されているデータの参照回数の変更は、そのプロセッサ中からの参照回数がゼロにならない限り、自プロセッサ中に用意された局所的参照回数累積器の更新処理で行なわれる。従つて、ゼロにならない限り、プロセッサ間に参照回数更新依頼の通信文は発信されないの、プロセッサ間の通信量を大巾に減ずることができる。しかも、参照回数方式による不要データの回収の速時性を保っている。

- 10 -

〔実施例〕

以下、第2図、第3図を用いてこの発明の一実施例を説明する。

まず、この発明による参照回数更新方式の原則を説明する。

この発明においては、参照回数更新通信文を削減するため、参照回数（参照回数累積部が保持している内容）を次のように変更する。

参照回数 - 自プロセッサ内からの参照回数 + 参照を行なっている他のプロセッサ数そして、各プロセッサ中に、他のプロセッサが自プロセッサ内に保持するデータへの局所的な参照回数累積部（自プロセッサ内からの参照回数のみを示す）を設ける。（第1図の9，8参照）。

この新しい参照回数に基づく参照回数の更新法は、次のようになる。

(1) 更新を行うデータが自プロセッサ内にあれば、直接その参照回数累積部の内容を更新する。
(1-1) 参照回数がゼロになつたらそのデータはもはや不用であるので回収する。

- 11 -

ユニットによるシステムを示してあり、各プロセッサ・ユニットには実行エンジン（CPU）21が設けられる外、局所記憶26、通信文送受信装置24、自プロセッサ内データの参照回数更新装置23が設けられ、さらに、この発明に従つて、他プロセッサ内データの参照回数を更新し記憶しておく局所的参照回数累積部を含む参照回数更新装置22が設けられている。各プロセッサ・ユニット#0～#3は、ネットワーク25で結ばれており、データのやり取りの外参照回数更新のための通信が行なわれる。参照回数更新装置22の詳細は、第3図に示す。第2図では4台のプロセッサによるシステムを示したが、これはn台で良く、また、ネットワーク25も図示したようなバス型だけでなく、メッシュ、トーラス、キューブ等その形式によらない。これにより Prolog, LISP 等の処理を行なうことになる。

第3図は、他プロセッサ中のデータの参照回数更新装置の一実施例である。図において、34は参照回数テーブルであり、他のプロセッサ中のデ

(2) 更新を行なうデータが他のプロセッサ中にあるれば、そのプロセッサ中の局所的な参照回数累積部の内容を更新する。

(2-1) 局所的累積部の内容が「0」となつたら、そのプロセッサからの参照は無くなつてしまったので、データを保持しているプロセッサに参照回数の減少を依頼する通信文を送る。

(3) 他のプロセッサにデータを送る時は、まず自プロセッサ内のデータそのものに付いている参照回数累積部を1増やす。

(3-1) データを受け取つたプロセッサ側で、そのデータが初めてのデータ（プロセッサ内にはそのデータへの参照がない）ならば、局所的な参照回数累積部を用意し、回数を1とする。

(3-2) 初めてのデータでなければ、すでにそのデータに対する局所的な参照回数累積部があるので、その内容を1増やす。

この方式を実現するための参照回数更新ハードウェアは、第2図、第3図に示してある。第2図は、#0，#1，#2，#3の4台のプロセッサ

- 12 -

ータと対応する局所的参照回数累積部として働く。35は増減回路（+1または-1を実行する）であり、参照回数の増減により、参照回数テーブル中の局所的参照回数累積部を増減する。32はゼロ検出回路であり、参照回数がゼロ即ち、参照回数テーブル34中の累積部がゼロとなつたことを検出し、後で述べる通信文作成回路33と制御回路31に信号を送る。通信文作成回路33は、ゼロ検出回路から信号を受け取ると、データを保持しているプロセッサに送る参照回数更新通信文を作成する。制御回路31は、参照回数テーブルのエントリの追加／削除等、全体の制御を行なう。

第3図において、実行エンジンから、他プロセッサ中にあるデータ中に対する参照回数の更新依頼を受けとると、参照回数テーブル34の検索を行なう。もし、未登録データであれば、テーブルへの追加を行なう。これにより前記他プロセッサへの局所的参照回数累積部を作ることになる。既存データであれば既に局所的参照回数累積部があるので、増減回路35を用いて、テーブルの内容

を更新する。もしゼロとなつたならば、ゼロ検出回路32が検出する制御回路31によつて参照回数テーブルの該当エントリを削除する。同時に通信文作成回路33によつて他プロセッサに送付する参照回数更新依頼通信文を生成する。

〔発明の効果〕

この発明によれば、他プロセッサ中のデータの参照回数は、参照回数がゼロにならない限り、局所的な参照回数累積部の更新処理のみで終り、プロセッサ間の通信とはならない。そのため、参照回数更新依頼の通信は大巾に減少される。しかもこの方式によれば、参照回数方式による即時性を保つことになる。

4. 図面の簡単な説明

第1図は、この発明の原理図であり、

第2図、第3図は、この発明の一実施例を示す図であり、

第4図は、従来例を示す図である。

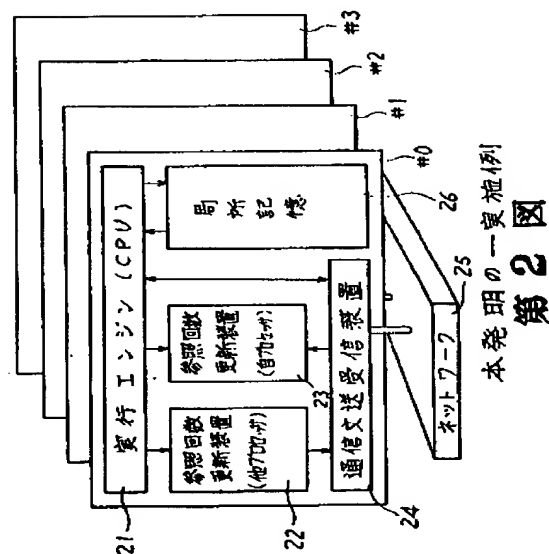
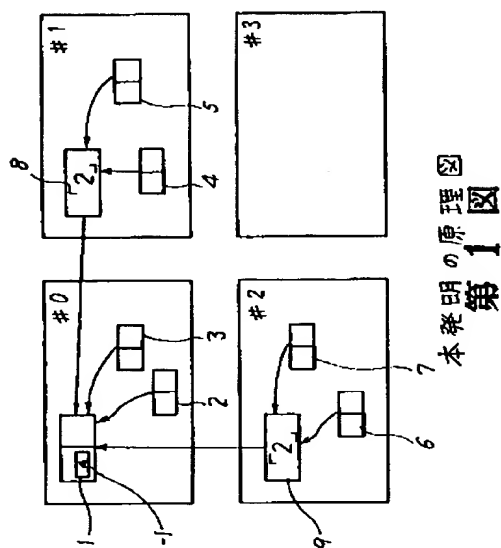
#0, #1, #2, #3 …… プロセッサ・ユニット
1 ~ 7 …… メモリ・セル、
8, 9 …… 局所的参照回数累積部、
21 …… 実行エンジン(CPU)、
22, 23 …… 参照回数更新装置、
24 …… 通信文送受信装置、
25 …… ネットワーク、
26 …… 局所記憶、
31 …… 制御回路、
32 …… ゼロ検出回路、
33 …… 通信文作成回路、
34 …… 参照回数テーブル、
35 …… 増減回路。

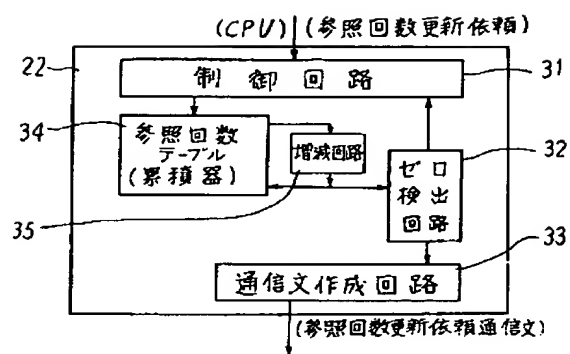
特許出願人 富士通株式会社

代理人弁理士 山 谷 晴 榮

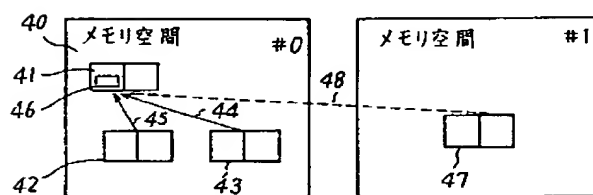
- 15 -

- 16 -





他プロセス中のデータの参照回数更新装置
第3図



従来例
第4図